# 硅基光子计算芯片中光电融合编码器/解码器的架构探索

刘俊豪

（亚利桑那州立大学，亚利桑那州　坦佩　85285）

**摘　要：** 光电融合编码器/解码器作为连接光信号与电子计算的重要接口，其架构设计直接影响系统性能。文章围绕硅基光子计算芯片中的光电融合编码器/解码器架构展开研究，分析硅基光子平台特点及光电转换机制，提出一种融合多通道调制、并行编码与智能解码的光电融合架构，并探讨其在神经网络加速、矩阵计算及高速数据处理中的应用潜力。研究表明，基于该架构的光电融合编码器/解码器可有效提升数据吞吐能力、降低转换损耗，可为下一代高性能光计算芯片的发展提供技术支撑。

**关键词：** 硅基光子；光子计算芯片；光电融合；编码器；解码器；片上集成

**中图分类号：** TN256　　**文献标识码：** A

# Exploration of optoelectronic fusion encoder/decoder architecture in silicon-based photonic computing chip

LIU Junhao

（Arizona State University，Tempe，Arizona 85285，USA）

**Abstract:** As an important interface connecting optical signals and electronic computing, the architectural design of optoelectronic fusion encoders/decoders directly affects system performance. This paper focuses on the architecture of optoelectronic fusion encoders/decoders in silicon-based photonic computing chips, analyzes the characteristics of silicon-based photonic platforms and optoelectronic conversion mechanisms, proposes an optoelectronic fusion architecture integrating multi-channel modulation, parallel encoding, and intelligent decoding, and explores its application potential in neural network acceleration, matrix computation, and high-speed data processing. Research shows that optoelectronic fusion encoders/decoders based on this architecture can effectively improve data throughput capability and reduce conversion losses, providing technical support for the development of next-generation high-performance optical computing chips.

**Key words:** silicon photonic，photonic computing chip，optoelectronic fusion，encoder，decoder，on-chip integration

## 1　引言

近年来，人工智能、大数据分析以及云计算应用推动计算任务规模持续增长，传统基于CMOS技术的电子计算架构逐渐受到功耗墙、存储墙和通信瓶颈的限制。尤其是在深度学习模型训练和推理过程中，大规模矩阵乘法运算对计算吞吐率和数据传输效率提出了更高要求。

光子计算将光信号作为信息载体，通过光的高速传播和并行特性实现计算过程，具有更高带宽、更低延迟以及更低能耗等优势。其中，硅基光子技术依托成熟的半导体制造工艺，可实现光学器件与电子器件在同一芯片上的集成，被认为是实现规模化光计算的重要技术路径。然而，光子计算芯片仍存在光电接口效率不足的问题[1]。一方面，输入数据需要由电子信号转换为光信号进行计算；另一方面，计算结果需要转换回电子信号进行后续处理。传统光电转换结构存在转换延迟较大、能量损耗明显以及集成密度不足等问题。因此，本文提出一种融合多通道调制、并行编码与智能解码的光电融合架构，以提升硅基光子计算芯片的整体性能。

## 2　硅基光子平台与光电融合计算需求

硅基光子技术依托硅材料高折射率、低损耗及与现有半导体制造工艺兼容等特点，通过集成光波导、光调制器、光探测器及耦合器等关键器件，实现光信号在芯片内部的传输、调控和计算处理。典型硅基光子计算芯片通常由光输入模块、光计算核心模块与光输出转换模块组成[2]。其中，光输入模块主要负责将外部激光源或数据信号耦合进入芯片，并通过光波导完成稳定传输；光计算核心模块利用微环谐振器、Mach-Zehnder干涉器等光学结构，实现矩阵乘法、向量运算等高并行计算任务；光输出转换模块则通过光电探测器将计算结果由光

信号转换为电子信号,完成数据读取和后续处理。

然而,纯光计算架构仍依赖电子系统完成光源驱动、参数控制及数据输入输出等功能,难以实现完全独立运行。因此,光计算芯片的发展趋势是构建“电子控制+光子计算”的光电融合架构。在该架构中,光电融合编码器/解码器是连接电子域与光子域的重要接口,承担着数据格式转换、光信号调制、计算结果恢复、噪声抑制及多通道并行与同步等关键任务[3]。

## 3 光电融合编码器架构设计

针对硅基光子计算芯片中电子数据与光计算单元之间的数据转换需求,本文提出一种面向高并行计算场景的多级光电融合编码器架构。该架构主要由电子预处理模块、高速数字编码模块、光调制转换模块及多波长并行传输模块组成。首先,输入电子数据经预处理,对原始数据进行归一化、量化及压缩操作,降低数据传输过程中的冗余信息;其次,高速数字编码模块根据光计算任务需求完成数据格式转换,并生成适用于光调制的数字控制信号;最后,通过高速驱动电路控制光调制器,将电子信息映射至不同光载波中,形成满足光计算单元输入要求的光信号[4]。

为进一步提高数据传输效率,编码器采用多通道并行编码机制。传统单通道光编码方式受限于器件调制速率,难以满足人工智能计算与大规模矩阵运算对高吞吐量数据处理的需求。因此,该架构综合采用波分复用(WDM)、空分复用(SDM)及时间复用(TDM)等技术,实现多路数据并行传输。其中,基于波分复用的编码方式利用不同波长光载波承载独立数据流,使多个计算任务能够在同一光波导中同步传输。设输入数据为 $X=[x_1, x_2, \cdots, x_n]$,经波长映射后形成复合光信号:

$$S=\sum_{i=1}^{n} x_i \lambda_i \tag{1}$$

其中,$\lambda_i$ 表示对应的数据承载波长。

## 4 光电融合解码器架构设计

在硅基光子计算芯片中,光计算单元输出结果通常以光强、相位或频率变化的形式存在,需经高效解码后转换为可供电子系统处理的数字信息。然而,传统解码方式存在转换效率低、抗干扰能力不足等问题,难以满足高并行光计算场景的需求。针对上述问题,本文设计一种光电融合解码器架构,该结构主要由光探测阵列、模拟信号处理模块、数字恢复模块及误差校正模块组成。首先,光探测阵列利用高速光电探测器完成光信号到电流信号的转换,实现计算结果的初步获取;其次,模拟信号处理模块对转换后的电信号进行放大、滤波与噪声抑制,提高信号质量;数字恢复模块通过高速模数转换器(ADC)将模拟信号转换为数字数据,并根据编码规则完成计算结果恢复;最后,误差校正模块对由于器件偏差、传输损耗及环境变化引起的数据误差进行补偿,提升系统输出稳定性。

硅基光子计算过程易受温度波动、制造工艺误差及光信号噪声等因素影响,传统基于固定参数的解码方法难以长期保持较高精度。因此,本文进一步引入轻量化神经网络模型构建智能辅助解码机制,通过学习光电转换过程中的非线性误差特征,实现动态补偿与参数优化。其解码过程可表示为:

$$Y=f(WX+b) \tag{2}$$

其中,$X$ 表示光电转换后的输入信号;$W$ 表示经过训练得到的校正参数;$b$ 表示偏置项;$f$ 表示神经网络映射函数。

## 5 光电融合编码器/解码器系统优化

### 5.1 功耗优化

在硅基光子计算芯片中,光电融合编码器/解码器需完成电子信号与光信号之间的高速转换,而传统光电转换过程通常依赖大量模拟驱动电路,导致系统整体功耗增加。尤其在大规模神经网络计算场景下,调制器驱动、光探测器偏置及信号放大等环节会产生较高能量消耗。因此,降低光电转换过程中的功耗成为提升光子计算芯片实用性的关键方向。

针对上述问题,首先可采用低电压驱动调制器,通过优化电极结构与调制材料,降低光信号调制过程中所需驱动能量。例如,利用微环调制器替代传统大尺寸调制器,可在较低电压条件下实现高效率光调制。其次通过优化编码策略,减少不必要的数据格式转换过程,避免电子域与光子域之间频繁交互造成的额外能耗。最后提高光信号复用效率,利用波分复用技术在单根光波导中传输多路数据,以降低单位数据传输所需能量。系统功耗可表示为:

$$P_{\text{total}}=P_{\text{mod}}+P_{\text{det}}+P_{\text{elec}} \tag{3}$$

其中,$P_{\text{mod}}$ 表示光调制器功耗;$P_{\text{det}}$ 表示光探测器功耗;$P_{\text{elec}}$ 表示电子控制电路功耗。

### 5.2 延迟优化

在光电融合计算架构中,系统响应延迟主要来源于数据编码、光电转换及信号恢复3个环节。由于光子计算本身具有高速并行处理优势,若输入输出接口存在较大延迟,将限制整个计算系统的性能。因此,需针对编码器、解码器及光电转换接口进行协同优化,以实现低延迟数据传输。

(1)数据编码:可采用并行编码方式,将输入数据划分为多个数据流,并通过多波长光载波同时传输,从而减少串行处理带来的时间消耗。(2)光电转换:通过片上集成高速光探测器,缩短信号传输路径,降低光信号转换过程中的传播延迟;采用ADC可快速完成模拟信号数字化,提高输出数据恢复速度。(3)信号恢复:结合硬件

加速算法，实现快速误差校正与结果重构。

系统总延迟可表示为：

$$T_{total}=T_{enc}+T_{op}+T_{dec} \tag{4}$$

其中，$T_{enc}$表示数据编码时间；$T_{op}$表示光子计算及光电转换时间；$T_{dec}$表示解码恢复时间。

### 5.3　集成化优化

光源、调制器、探测器及电子控制电路通常采用分立设计，不仅增加系统封装复杂度，也会导致光信号传输损耗与接口延迟增加。因此，提高光电子器件集成水平成为未来架构优化的重要方向。(1)光源与芯片共封装技术可减少外部光耦合过程中的能量损失，提高光输入效率；通过将激光器直接集成或封装于计算芯片附近，可缩短光传输路径，增强系统稳定性。(2)三维集成技术利用三维集成技术将光学器件层与电子电路层垂直堆叠，可充分利用芯片空间，提高单位面积内的计算能力。(3)CMOS 兼容制造工艺基于 CMOS 兼容制造工艺，可实现硅基光子器件的大规模生产，降低制造成本，提高芯片可靠性。

芯片集成密度可通过单位面积计算能力表示：

$$D=\frac{N_{device}}{A_{chip}} \tag{5}$$

其中，$D$表示芯片集成密度；$N_{device}$表示集成器件数量；$A_{chip}$表示芯片面积。

## 6　应用场景分析

### 6.1　人工智能计算加速

硅基光子计算芯片利用光信号高速传播与天然并行特性，可在光域完成大规模矩阵运算，有效提升人工智能计算效率。在该应用场景下，光电融合编码器/解码器承担电子数据与光计算单元之间的信息转换任务，通过高速编码将输入数据映射为光信号，并将计算结果快速恢复为电子数据，实现计算流程的高效衔接；在模型训练过程中，大规模参数更新需频繁进行矩阵运算，光计算单元能够提供更高计算吞吐量，缩短单次计算时间；在数据中心场景中，光电融合芯片可降低服务器之间的数据通信压力，提高计算节点之间的信息交互效率。

### 6.2　高性能计算

高性能计算领域通常涉及复杂科学计算、工程仿真、气象预测及材料分析等任务，此类应用具有计算规模大、数据交互频繁及实时性要求高等特点。传统电子计算系统虽通过增加处理器数量与提高时钟频率提升计算能力，但受功耗和数据传输瓶颈影响，进一步提升空间有限。硅基光子计算芯片凭借高带宽、低延迟与高并行计算优势，为高性能计算提供了一种新的技术路径。

在高性能计算场景中，光电融合编码器/解码器可作为计算节点之间的重要数据接口，实现高速数据交换与高效信息传输。通过光信号承载计算数据，可减少传统电互连中的传输损耗，提高计算节点之间的通信效率。同时，光计算单元能够针对矩阵运算、线性代数计算等高频任务进行加速，降低处理器负载，提高整体系统计算密度。此外，光电融合架构具有较好的扩展能力，可通过增加光波导数量、扩展波长通道等方式提升计算规模，适用于未来超大规模计算集群建设。

### 6.3　边缘智能设备

硅基光子计算芯片利用光计算低功耗与高速并行特点，可在有限硬件资源条件下完成大量人工智能推理任务。光电融合编码器/解码器通过优化数据输入输出过程，减少电子信号频繁转换带来的能量消耗，提高边缘设备的数据处理效率。此外，光电融合架构具有体积小、功耗低及响应速度快等特点，适合部署在资源受限的边缘终端。

## 7　结束语

本文提出一种光电融合编码器/解码器架构，通过融合多通道光编码、高速光调制及智能解码技术，实现了电子信息与光计算单元之间的高效连接。未来，随着硅基光子制造工艺和先进封装技术的发展，光电融合编码器/解码器将在人工智能计算、高性能计算及边缘智能领域发挥重要作用。

**参考文献：**

[1] 黄莹.基于片上神经网络的硅基集成光子计算芯片[D].杭州：浙江大学，2023.

[2] 刘英文.基于硅基光子芯片的可调控量子光源研究[D].长沙：国防科学技术大学，2019.

[3] 王百航.硅基可编程模式识别光子神经网络芯片设计[D].南京：东南大学，2023.

[4] 王鹏飞.大规模硅基光子集成芯片技术及其前沿应用研究[D].北京：中国科学院大学，2020.

**作者简介：**

刘俊豪(1995—)，硕士，助理工程师，研究方向：光互联。